

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-184857  
 (43)Date of publication of application : 16.07.1996

(51)Int.Cl. G02F 1/136  
 G02F 1/1343  
 G09F 9/30

(21)Application number : 06-340094  
 (22)Date of filing : 29.12.1994

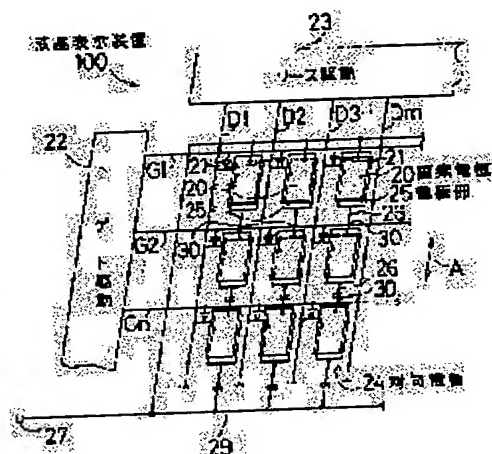
(71)Applicant : SHARP CORP  
 (72)Inventor : NAKASE HIROKAZU

## (54) LIQUID CRYSTAL DISPLAY DEVICE

## (57)Abstract:

**PURPOSE:** To decrease charging currents and to reduce electric power consumption by decreasing the capacitor components generated between wiring patterns, such as video signal lines and scanning signal lines, and the counter electrodes of the parts facing these wiring patterns via liquid crystals.

**CONSTITUTION:** The surface of the one substrate is provided with the plural scanning signal lines G and the plural video signal lines D so as to intersect with each other. The rectangular regions enclosed by the respective signal lines G, D are internally provided with plural pixel electrodes 20 which are connected via thin-film transistors 21 to the respective signal lines G, D. The surface of the other substrate facing such one substrate across a liquid crystal layer is provided with the counter electrodes 24. The counter electrodes 24 are composed of electrode parts 25 respectively facing the respective pixel electrodes 20, junctures 26 connecting the respective electrode parts 25 to counter electrode terminals 27 and a common juncture 29.



## LEGAL STATUS

[Date of request for examination]  
 [Date of sending the examiner's decision of rejection]  
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application]  
 [Patent number]  
 [Date of registration]  
 [Number of appeal against examiner's decision of rejection]  
 [Date of requesting appeal against examiner's decision of rejection]  
 [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 1 8 4 8 5 7

(43) 公開日 平成 8 年 (1996) 7 月 16 日

(51) Int. Cl. °

G02F 1/136

1/1343

G09F 9/30

識別記号

500

庁内整理番号

338 K 7426-5H

F I

技術表示箇所

審査請求 未請求 請求項の数 3 F D (全 13 頁)

(21) 出願番号 特願平 6 - 3 4 0 0 9 4

(22) 出願日 平成 6 年 (1994) 12 月 29 日

(71) 出願人 0 0 0 0 0 5 0 4 9

シャープ株式会社

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

(72) 発明者 中瀬 浩和

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

シャープ株式会社内

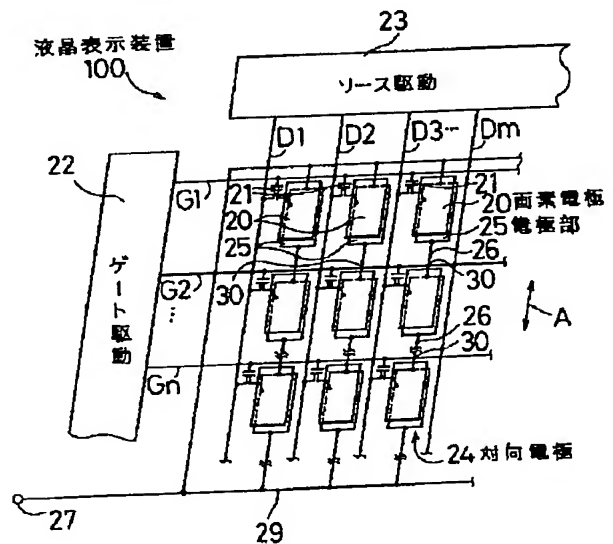
(74) 代理人 弁理士 西教 圭一郎

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】 映像信号線および走査信号線などの配線パターンと、この配線パターンに液晶を介在させて対向する部分の対向電極との間に生ずる容量成分を小さくして充電電流を低減し、低消費電力化を図る。

【構成】 一方の基板には、複数の走査信号線 G および複数の映像信号線 D が、相互に直交して設けられる。各信号線 G、D によって囲まれる矩形の領域内には、複数の画素電極 20 が、薄膜トランジスタ 21 を介して各信号線 G、D に接続されて設けられる。このような一方の基板と液晶層を挟んで対向する他方の基板上に対向電極 24 が設けられる。この対向電極 24 は、各画素電極 20 とそれぞれ対向する電極部 25 と、各電極部 25 を対向電極端子 27 に接続する接続部 26 および共通接続部 29 によって構成される。



## 【特許請求の範囲】

【請求項 1】 2つの基板部材間に液晶層が介在され、前記 2つの基板部材のうち一方の基板部材は、行列状に配置される複数の画素電極と、画素電極の各行ごとに設けられ相互に平行に配置される複数の走査信号線と、画素電極の各列ごとに設けられ前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線と、画素電極ごとに設けられ各 1本の走査信号線および映像信号線との間に介在される複数のスイッチング素子とを有し、前記 2つの基板部材のうち他方の基板部材は、当該基板部材のほぼ全面に配置される対向電極を有する液晶表示装置において、

前記対向電極は、少なくとも前記画素電極と対向する部分の厚みを、残余の部分の厚みよりも厚く形成することを特徴とする液晶表示装置。

【請求項 2】 2つの基板部材間に液晶層が介在され、前記 2つの基板部材のうち一方の基板部材は、行列状に配置される複数の画素電極と、画素電極の各行ごとに設けられ相互に平行に配置される複数の走査信号線と、画素電極の各列ごとに設けられ前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線と、画素電極ごとに設けられ各 1本の走査信号線および映像信号線との間に介在される複数のスイッチング素子とを有し、前記 2つの基板部材のうち他方の基板部材は、対向電極を有する液晶表示装置において、

前記対向電極は、前記画素電極と対向する部分に形成される複数の個別電極部分と、個別電極部分同士を相互に接続する接続部分とによって構成されることを特徴とする液晶表示装置。

【請求項 3】 2つの基板部材間に液晶層が介在され、前記 2つの基板部材のうち一方の基板部材は、行列状に配置される複数の画素電極と、画素電極の各行ごとに設けられ相互に平行に配置される複数の走査信号線と、画素電極の各列ごとに設けられ前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線と、画素電極ごとに設けられ各 1本の走査信号線および映像信号線との間に介在される複数のスイッチング素子とを有し、前記 2つの基板部材のうち他方の基板部材は、前記画素電極に対向して配置される対向電極を有する液晶表示装置において、

前記対向電極と画素電極とが対向する部分を除く部分の一部分に、前記液晶層よりも誘電率の低い材料から成る誘電体が設けられることを特徴とする液晶表示装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、たとえばアクティブマトリクス駆動方式が用いられる液晶表示装置に関する。

【0002】

【従来の技術】 近年、表示装置として好適に用いられている液晶表示装置の駆動方式には、たとえばアクティブ

マトリクス駆動方式が挙げられる。アクティブマトリクス駆動方式は、主にマトリクス型の表示装置に用いられ、マトリクス型表示は、表示画面をマトリクス（行列）状に配置される複数の画素によって構成し、各画素の表示状態を、たとえば白色表示／黒色表示のどちらかに選択して表示パターンを構成し、任意の図形や記号を表示させる表示方法である。

【0003】 液晶表示装置は、画素の表示媒体である液晶が、各画素毎に独立した複数の画素電極が設けられる一方の基板部材と対向電極が設けられる他方の基板部材との間に挟持されて構成される。各画素は、各電極に印加される電圧レベルを変化させて、各電極間に挟持されている液晶の液晶分子の配列方向を変化させて、その旋光性の有無を変化させることによって、表示画面上での白色表示／黒色表示を切換えている。

【0004】 アクティブマトリクス駆動方式では、各画素電極には、スイッチング素子がそれぞれ設けられている。スイッチング素子は、画素電極と、それに信号を伝送する配線との間に接続され、各画素毎に個別的に信号を供給／遮断する。アクティブマトリクス駆動方式を用いた表示装置は、他のたとえば単純マトリクス駆動方式を用いた液晶表示装置と比較して、コントラストの高い表示を行うことができる。スイッチング素子には、たとえば薄膜トランジスタ、FET（電界効果トランジスタ）、ダイオードあるいはバリスタなどが用いられる。

【0005】 図 15 は、従来技術の液晶表示装置 1 の電極配置を簡略化して示す斜視図である。図示しない一方の基板上に、相互に平行に配置される複数の走査信号線  $g_1 \sim g_n$ （以下総称するときには  $g$  と記す）と、この走査信号線  $g$  と直交する複数の映像信号線  $d_1 \sim d_m$ （以下総称するときには  $d$  と記す）とが設けられる。各走査信号線  $g$  および各映像信号線  $d$  によって囲まれた複数の矩形の領域に、画素電極 4 および薄膜トランジスタ 5 がそれぞれ設けられる。画素電極 4 には、スイッチング素子としての薄膜トランジスタ 5 のドレイン電極が接続される。薄膜トランジスタ 5 のゲート電極は走査信号線  $g$  に接続され、ソース電極は映像信号線  $d$  に接続される。

【0006】 各走査信号線  $g_1 \sim g_n$  は、ゲート駆動回路 6 に接続され、ゲート駆動回路 6 から与えられる走査信号を薄膜トランジスタ 5 に伝送する。映像信号線  $d_1 \sim d_m$  は、ソース駆動回路 7 に接続され、ソース駆動回路 7 から与えられる映像信号を薄膜トランジスタ 5 に伝送する。

【0007】 このような一方の基板と対向する図示しない他方の基板上には、均一な厚さの膜として形成される対向電極 9 が設けられ、対向電極端子 10 を介して対向電極 9 が一定電位に保たれる。

【0008】 本液晶表示装置において、表示画面に表示されるべき図形などを表す映像信号は、ソース駆動回路

3  
7 内でサンプリングされ、表示画面の各水平ラインを構成する各画素、すなわち映像信号線 d に接続されている画素電極 4 に与える電位としてソース駆動回路 7 内のサンプリング回路に分割して保持される。映像信号線 d に接続される画素電極 4 の一行分の映像信号がストアされると、その信号は、映像信号から予め取出される水平同期信号と同期して、ソース駆動回路 7 の保持回路に転送される。一水平同期信号期間の間では、保持回路は、表示行上の各画素電極 4 に与えられるべき電位を保持する。ソース駆動回路 7 からは、一水平同期信号期間中に 10 おいて、前記保持回路によって保持された電位レベルに等しい電位が出力される。

【0009】また、一水平同期信号期間中には、ゲート駆動回路 6 から各走査信号線 g<sub>1</sub> ~ g<sub>n</sub> に、順次薄膜トランジスタ 5 をオン状態にする信号が出力され、各画素電極 4 ごとに設けられる薄膜トランジスタ 5 に、この信号が入力されると同時に、画素電極 4 に、映像信号線 d に与えられている電位が与えられる。

【0010】

【発明が解決しようとする課題】このような従来技術では、他方の基板上の一面に均一な厚さの膜として、対向電極 9 が形成されているため、映像信号線 d および走査信号線 g などの配線パターンと液晶層を挟んで対向する対向電極 9 との間においても容量成分が生じてしまう。このため、各画素電極 4 および対向電極 9 間の容量成分への充電電流に加え、前記各配線パターンおよび対向電極 9 間の容量成分への充電電流を必要とする。また、液晶表示装置は交流電源によって駆動されるため、映像信号は、一水平同期信号期間毎に映像信号の極性を反転し、さらに 1 フィールド（一垂直同期信号期間）毎に極性反転を行う「1H 反転フィールド反転」によって映像信号の極性反転を行うので、映像信号の極性反転毎に前記画素電極と対向電極との間および前記配線パターンと対向電極との間の容量成分への充電を繰返すことになる。このため、必要とされる充電電流が多くなり、ソース駆動回路 7 およびゲート駆動回路 6 における消費電力が、増加してしまう。

【0011】また、他方の基板上の一面に均一な対向電極が形成されない構成、たとえば配線インピーダンスの改善などの目的で対向電極を複数本配置された導線によって構成する場合においても、映像信号線 d および走査信号線 g などの配線パターンと液晶を挟んで対向する部分に対向電極の少なくとも一部が存在する場合には、配線パターンと対向電極との間に容量成分が生じてしまう。このため、各画素電極と対向電極との間の容量成分と、配線パターンと対向電極との間の容量成分とを加算した容量成分を満たすための充電電流を必要とし、したがってソース駆動回路 7 およびゲート駆動回路 6 における消費電力が増加してしまう。

【0012】このように従来の液晶表示装置において

は、映像信号線 d および走査信号線 g などの配線パターンおよびこの配線パターンと対向する対向電極 9 との間において容量成分が生じ、この容量成分と、画素電極 4 および対向電極 9 間の容量成分とを加算した容量成分を充電する必要がある、充電電流を多く必要として、ソース駆動回路 7 およびゲート駆動回路 6 における消費電力が大きくなり、低消費電力化の妨げとなっている。

【0013】本発明の目的は、配線パターンと対向電極との間に生ずる容量成分を低減し、あるいは排除して、ソース駆動回路およびゲート駆動回路における消費電力を減少させて、低消費電力化することができる液晶表示装置を提供することである。

【0014】

【課題を解決するための手段】本発明は、2つの基板部材間に液晶層が介在され、前記2つの基板部材のうち一方の基板部材は、行列状に配置される複数の画素電極と、画素電極の各行ごとに設けられ相互に平行に配置される複数の走査信号線と、画素電極の各列ごとに設けられ前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線と、画素電極ごとに設けられ各1本の走査信号線および映像信号線との間に介在される複数のスイッチング素子とを有し、前記2つの基板部材のうち他方の基板部材は、当該基板部材のほぼ全面に配置される対向電極を有する液晶表示装置において、前記対向電極は、少なくとも前記画素電極と対向する部分の厚みを、残余の部分の厚みよりも厚く形成することを特徴とする液晶表示装置である。また本発明は、2つの基板部材間に液晶層が介在され、前記2つの基板部材のうち一方の基板部材は、行列状に配置される複数の画素電極と、画素電極の各行ごとに設けられ相互に平行に配置される複数の走査信号線と、画素電極の各列ごとに設けられ前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線と、画素電極ごとに設けられ各1本の走査信号線および映像信号線との間に介在される複数のスイッチング素子とを有し、前記2つの基板部材のうち他方の基板部材は、対向電極を有する液晶表示装置において、前記対向電極は、前記画素電極と対向する部分に形成される複数の個別電極部分と、個別電極部分同士を相互に接続する接続部分とによって構成されることを特徴とする液晶表示装置である。また本発明は、2つの基板部材間に液晶層が介在され、前記2つの基板部材のうち一方の基板部材は、行列状に配置される複数の画素電極と、画素電極の各行ごとに設けられ相互に平行に配置される複数の走査信号線と、画素電極の各列ごとに設けられ前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線と、画素電極ごとに設けられ各1本の走査信号線および映像信号線との間に介在される複数のスイッチング素子とを有し、前記2つの基板部材のうち他方の基板部材は、前記画素電極に対向して配置される対向電極を有する液晶表示装置において、前記対

向電極と画素電極とが対向する部分を除く部分の一部分に、前記液晶層よりも誘電率の低い材料から成る誘電体が設けられることを特徴とする液晶表示装置である。

#### 【0015】

【作用】本発明に従えば、2つの基板部材間に液晶層が介在されて液晶表示装置が構成される。一方の基板部材には、行列状に配置される複数の画素電極が設けられる。画素電極の各行ごとに相互に平行に配置される複数の走査信号線が設けられ、各列ごとに前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線が設けられる。複数のスイッチング素子が画素電極ごとに設けられ、各信号線からの信号によって個別的に所定の電位が画素電極に与えられる。他方の基板部材には、当該基板部材のほぼ全面に対向電極が設けられ、当該対向電極が一定の電位に保たれている。このようにして、各画素電極と対向電極とに個別的に電圧が印加され、この電圧によって発生する電界によって液晶層内の液晶分子の配列方向を個別的に変化させて、液晶の表示状態を個別的に選択し、たとえば図形などを表示することができる。

【0016】このような液晶表示装置において、前記対向電極は、少なくとも前記画素電極と対向する部分が、残余の部分よりも、その厚みを厚くして形成される。また好ましくは、画素電極と対向する部分同士を接続する接続部分の厚みも、厚く形成される。これによって、走査信号線、映像信号線およびスイッチング素子などと対向電極との間の距離を、画素電極と対向電極との間の距離よりも長くすることができる。したがって、走査信号線、映像信号線およびスイッチング素子などと対向電極との間における不必要な容量成分を減少させることができる。また、前記接続部分は厚く形成されるので、対向電極に与えられる電圧の波形が歪んだり、レベルが低下したりすることはない。

【0017】また本発明に従えば、2つの基板部材間に液晶層が介在されて液晶表示装置が構成される。一方の基板部材には、行列状に配置される複数の画素電極が設けられる。画素電極の各行ごとに相互に平行に配置される複数の走査信号線が設けられ、各列ごとに前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線が設けられる。複数のスイッチング素子が画素電極ごとに設けられ、各信号線からの信号によって個別的に所定の電位が画素電極に与えられる。他方の基板部材には、対向電極が設けられ、当該対向電極が一定の電位に保たれている。このようにして、各画素電極と対向電極とに個別的に電圧が印加され、この電圧によって発生する電界によって液晶層内の液晶分子の配列方向を個別的に変化させて、液晶の表示状態を個別的に選択し、たとえば図形などを表示することができる。

【0018】このような液晶表示装置において、前記対向電極は、少なくとも前記画素電極と対向する個別電極

部分と、個別電極部分同士を相互に接続する接続部分とによって構成される。これによって、走査信号線、映像信号線およびスイッチング素子などと対向する部分の対向電極の面積を小さくすることができる。したがって、走査信号線、映像信号線およびスイッチング素子などと対向電極との間における不必要な容量成分を減少させることができる。

【0019】さらに本発明に従えば、2つの基板部材間に液晶層が介在されて液晶表示装置が構成される。一方の基板部材には、行列状に配置される複数の画素電極が設けられる。画素電極の各行ごとに相互に平行に配置される複数の走査信号線が設けられ、各列ごとに前記走査信号線と交差するようにかつ相互に平行に配置される映像信号線が設けられる。複数のスイッチング素子が画素電極ごとに設けられ、各信号線からの信号によって個別的に所定の電位が画素電極に与えられる。他方の基板部材には、画素電極に対向して対向電極が設けられ、当該対向電極が一定の電位に保たれている。このようにして、各画素電極と対向電極とに個別的に電圧が印加され、この電圧によって発生する電界によって液晶層内の液晶分子の配列方向を個別的に変化させて、液晶の表示状態を個別的に選択し、たとえば図形などを表示することができる。

【0020】このような液晶表示装置において、前記対向電極と画素電極とが対向する部分を除く部分の一部分には、前記液晶層よりも誘電率の低い材料から成る誘電体が設けられる。液晶表示装置の作成時において、前記誘電体は、一方の基板部材側あるいは他方の基板部材側のいずれに設けてもよく、誘電体が設けられた後、2つの基板部材が貼合わされる。誘電体を設けることによって、走査信号線、映像信号線およびスイッチング素子などと対向電極との間に生じる電界の電界強度を、画素電極と対向電極との間に生ずる電界の電界強度よりも低くすることができる。したがって、走査信号線、映像信号線およびスイッチング素子などと対向電極との間における不必要な容量成分を減少させることができる。

#### 【0021】

【実施例】近年、表示装置として好適に用いられている液晶表示装置の駆動方式には、たとえばアクティブマトリクス駆動方式が挙げられる。アクティブマトリクス駆動方式は、主にマトリクス型の表示装置に用いられ、マトリクス型表示は、表示画面をマトリクス（行列）状に配置される複数の画素によって構成し、各画素の表示状態を、たとえば白色表示／黒色表示のどちらかに選択して表示パターンを構成し、任意の図形や記号を表示させる表示方法である。

【0022】液晶表示装置は、画素の表示媒体である液晶が、各画素毎に独立した複数の画素電極が設けられる一方の基板部材と対向電極が設けられる他方の基板部材との間に挟持されて構成される。各画素は、各電極に印

7  
加される電圧レベルを変化させて、各電極間に挟持されている液晶の液晶分子の配列方向を変化させて、その旋光性の有無を変化させることによって、表示画面上での白色表示/黒色表示を切換えている。

【0023】アクティブマトリクス駆動方式では、各画素電極には、スイッチング素子がそれぞれ設けられている。スイッチング素子は、画素電極と、それに信号を伝送する配線との間に接続され、各画素毎に個別的に信号を供給/遮断する。アクティブマトリクス駆動方式を用いた表示装置は、他のたとえば単純マトリクス駆動方式を用いた液晶表示装置と比較して、コントラストの高い表示を行うことができる。スイッチング素子には、たとえば薄膜トランジスタ、FET、ダイオードあるいはバリスタなどが用いられる。

【0024】図1は、本発明の一実施例である液晶表示装置100の電極配置を簡略化して示す斜視図であり、図2は液晶表示装置100の一部を拡大して示す断面図である。液晶表示装置100は、一对の基板70、71に液晶層72が介在されて構成される。一方の基板70上に、相互に平行に配置される複数の走査信号線G1~Gn（以下総称するときにはGと記す）と、この走査信号線Gと直交する複数の映像信号線D1~Dm（以下総称するときにはDと記す）とが設けられる。各走査信号線Gおよび各映像信号線Dによって囲まれた複数の矩形の領域に、画素電極20および薄膜トランジスタ21がそれぞれ設けられる。画素電極20には、スイッチング素子としての薄膜トランジスタ21のドレイン電極が接続される。薄膜トランジスタ21のゲート電極は走査信号線Gに接続され、ソース電極は映像信号線Dに接続される。

【0025】各走査信号線G1~Gnは、ゲート駆動回路22に接続され、ゲート駆動回路22から与えられる走査信号を薄膜トランジスタ21に伝送する。映像信号線D1~Dmは、ソース駆動回路23に接続され、ソース駆動回路23から与えられる映像信号を薄膜トランジスタ21に伝送する。一方の基板部材は、前記基板70、信号線G、D、画素電極20、および薄膜トランジスタ21を含んで構成される。

【0026】このような一方の基板70と対向する他方の基板71上には、対向電極24が設けられる。他方の基板部材は、基板71および対向電極24を含んで構成される。

【0027】また、前記一方および他方の基板部材は、基板部材間に生じる電界の電界強度が低いときにおいて液晶分子の配列方向を規制する配向膜をそれぞれ有する。このような配向膜は、一方の基板部材については、基板70上に形成される信号線G、D、画素電極20、および薄膜トランジスタ21を覆って形成され、他方の基板部材については基板71上に対向電極24を覆って形成される。

【0028】図3は、本実施例の対向電極24を簡略化して示すモデル図である。図1~図3を参照して、対向電極24は、各画素電極20にそれぞれ対向する複数の電極部25と、各電極部25を相互に接続する接続部26と、これらの電極部25を対向電極端子27に接続する共通接続部29とから成る。接続部26と共通接続部27によって接続部分が構成される。

【0029】各電極部25は、映像信号線Dおよび走査信号線Gとは対向しないように、各画素電極20に対向させて配列されてそれぞれ配置される。すなわち、行列状に配列される画素電極20と同様に行列状に配列されて配置される。映像信号線Dが延びる方向、すなわち矢符A方向に相互に隣接する2つの電極部25は、その幅方向、すなわち矢符B方向の中央部で接続部26によって相互に接続され、電極列28が形成される。接続部26は、映像信号線Dと対向していない位置に配置される。各電極列28の一方の端に配置される電極部25は、接続部26と交差する方向に延びて設けられる共通接続部29に共通に接続される。共通接続部29は、対向電極端子27に接続され、各電極部25が一定の電位に保たれる。この共通接続部29は、走査信号線Gと対向しない位置に配置される。

【0030】このように、複数の電極部25と接続部26と共通接続部29とによって対向電極24を構成することによって、映像信号線Dおよび走査信号線Gなどから成る配線パターン73が対向する対向電極24の面積を小さくすることができ、これによって配線パターン73と対向電極24との間に生じる容量成分を低減することができる。本実施例において、配線パターン73と対向電極24とが対向する部分は、走査信号線Gと接続部26とが交差する部分30だけであり、不要な寄生容量、すなわち前述の映像信号線Dおよび走査信号線Gなどの配線パターン73と、対向電極24との間の容量成分をほぼ零にすることができる。

【0031】本実施例の液晶表示装置100において、表示画面に表示されるべき図形などを表す映像信号は、ソース駆動回路23内でサンプリングされ、表示画面の各水平ラインを構成する各画素、すなわち映像信号線Dに接続されている画素電極20に与える電位としてソース駆動回路23内のサンプリング回路に分割してストアされる。映像信号線Dに接続される画素電極20の一行分の映像信号がストアされると、その信号は、映像信号から予め取出される水平同期信号と同期して、ソース駆動回路23の保持回路に転送される。一水平同期信号期間の間では、保持回路は、表示行上の各画素電極20に与えられるべき電位を保持する。ソース駆動回路23からは、一水平同期信号期間中において、前記保持回路によって保持された電位レベルに等しい電位が出力される。

【0032】また、一水平同期信号期間中には、ゲート



駆動回路 2 2 から各走査信号線 G 1 ~ G n に、順次薄膜トランジスタ 2 1 をオン状態にする信号が出力され、各画素電極 2 0 ごとに設けられる薄膜トランジスタ 2 1 に、この信号が入力されると同時に、画素電極 2 0 に、映像信号線 D に与えられている電位が与えられ、画素電極 2 0 および電極部 2 5 に所望の電圧が印加される。このようにして印加された電圧によって、画素電極 2 0 および電極部 2 5 間に電界が発生する。この電界によって画素電極 2 0 および電極部 2 5 間に挟まれた液晶層 7 2 の液晶分子 7 4 の配列方向が変化される。

【0033】これによって各画素の表示状態、すなわち白色表示/黒色表示が選択される。すなわち、画素電極 2 0 および対向電極 2 4 に印加する電圧レベルを選択することによって、表示画面に表示されるべき図形などを白色および黒色表示の組合わせとして表示することができる。また、表示の視認状態をよくするために、基板 7 1 には、表示面 7 5 から見た場合に、各画素すなわち各画素電極 2 0 を取囲む位置にブラックマトリクス (B M) 7 6 を形成することもできる。また、基板 7 1 のブラックマトリクス 7 6 に囲まれる領域、すなわち画素電極 2 0 と対向する位置には、カラーフィルタ 7 7 が設けられ、これによってカラー表示を行うことができる。

【0034】従来技術の液晶表示装置において、最も大きい不要な寄生容量は、映像信号線 D とこの映像信号線 D が対向する対向電極との間に挟まれた液晶層における容量成分である。すなわち、このことは走査信号パルスがオフの状態においても、映像信号線 D には映像信号が伝送されており、電位レベルの切り換えが行われているためである。このことから、映像信号線 D と対向する部分の対向電極と、その間に挟持された液晶とに起因する容量成分の影響が大きく、対向電極を形成する際には、映像信号線 D と対向する部分の膜厚を薄くして、この部分における容量成分を減少させることが望ましく、接続部 2 6 が映像信号線 D と対向しない構成である本実施例は好ましい実施例である。

【0035】図 4 は、本発明の他の実施例である液晶表示装置 1 0 1 に備えられる対向電極 6 0 を簡略化して示すモデル図である。図 4 に示す実施例において、対向電極 6 0 は、複数の電極部 2 5 と、各電極部 2 5 を相互に接続する接続部 3 1、3 2 と、各電極部 2 5 を対向電極端子 2 7 に接続する共通接続部 3 3 とによって構成される。

【0036】各電極部 2 5 は、映像信号線 D および走査信号線 G が延びる方向、すなわち矢符 A および B 方向に相互に隣接する電極部 2 5 が接続部 3 1、3 2 によってそれぞれ接続される。接続部 3 1 は、矢符 A 方向に相互に隣接する 2 つの電極部 2 5 をその幅方向、すなわち矢符 B 方向の中央部で接続する。接続部 3 2 は、矢符 B 方向に相互に隣接する 2 つの電極部 2 5 をその長手方向、すなわち矢符 A 方向の中央部において接続する。このよ

うに接続される各電極部 2 5 のうち、配列の一方の外側の列に配置される電極部 2 5 は、共通接続部 3 3 に接続され、この共通接続部 3 3 は、対向電極端子 2 7 に接続される。これによって、各電極部 2 5 が一定の電位に保たれる。

【0037】本実施例において共通接続部 3 3 は、映像信号線 D と平行に設けられ、この共通接続部 3 3 に接続される各電極部 2 5 は、走査信号線 D の延びる方向に並んで設けられている。接続部 3 1 および共通接続部 3 3 は、映像信号線 D と対向しないように配置され、接続部 3 1 は走査信号線 G と対向しないように配置されている。その他の図 1 ~ 図 3 に示す実施例と同様の構成を有する部分には、同一の参照符号を付し説明は省略する。

【0038】このような対向電極 6 0 は、図 1 ~ 図 3 に示す実施例の対向電極 2 4 と同様の効果を得ることができる。また、各電極部 2 5 は、少なくとも各 1 本の接続部 3 1、3 2 によって相互に接続されるので、たとえば不所望に物理的な外力を受け、接続部 3 1 あるいは 3 2 が切断されても、各電極部 2 5 が少なくとも一方向に隣接する電極部 2 5 との間で接続部 3 2 あるいは 3 1 によって接続されているので、各電極部 2 5 を確実に一定の電位に保つことができる。

【0039】図 5 は、本発明のさらに他の実施例である液晶表示装置 1 0 2 に備えられる対向電極 3 4 を簡略化して示すモデル図である。本実施例において、対向電極 3 4 は、複数の電極部 2 5 と、接続部 3 5 と、共通接続部 3 7 とによって構成される。本実施例では、走査信号線 G が延びる方向、すなわち矢符 B 方向に相互に隣接する 2 つの電極部 2 5 がその長手方向、すなわち A 方向の中央部で接続部 3 5 によって相互に接続され、電極列 3 6 が形成される。接続部 3 5 は、走査信号線 G と対向していない位置に配置される。電極列 3 6 の一方の端に配置される電極部 2 5 は、接続部 3 5 と交差する方向に延びて設けられる共通接続部 3 7 に接続される。共通接続部 3 7 は、対向電極端子 2 7 に接続され、各電極部 2 5 が一定の電位に保たれる。この共通接続部 3 7 は、映像信号線 D と対向していない位置に配置される。その他の図 1 ~ 図 3 と同様の構成を有する部分には、同一の参照符号を付して説明は省略する。このような対向電極 3 4 は、図 1 ~ 図 3 に示す実施例の対向電極 2 4 と同様の効果を得ることができる。

【0040】図 6 は、本発明のさらに他の実施例である液晶表示装置 1 0 3 に備えられる対向電極 3 8 を簡略化して示すモデル図である。図 6 に示す実施例の対向電極 3 8 は、複数の電極部 2 5 と、接続部 3 9 と、共通接続部 4 1 とによって構成される。本実施例において、映像信号線 D および走査信号線 G の延びる方向と、交差する一方向である矢符 C 方向に相互に隣接する 2 つの電極部 2 5 が、接続部 3 9 によって接続されて電極列 4 0 が形成される。接続部 3 9 は、矢符 C 方向に隣接する 2 つの

電極部 25 を、その相互に対向する角隅部間において接続するように設けられる。電極列 40 の一方の端に配置される電極部 25 は、映像信号線 D と平行に延びる部分 41a と走査信号線 G と平行に延びる部分 41b とを有し、大略的に L 字状に設けられる共通接続部 41 に接続される。共通接続部 41 は、対向電極端子 27 に接続される。各電極部 25 が一定の電位に保たれる。その他の図 1 ~ 図 3 に示す実施例と同様の構成を有する部分には、同一の参照符号を付して説明は省略する。この図 6 に示す実施例の対向電極 38 は、図 1 ~ 図 3 に示す実施例の対向電極 24 と同様の効果を得ることができる。

【0041】図 7 は、本発明のさらに他の実施例である液晶表示装置 104 に備えられる対向電極 42 を簡略化して示すモデル図である。図 7 に示す実施例において、対向電極 42 は、複数の電極部 25 と、接続部 43, 45, 46 とによって構成される。本実施例では、映像信号線 D が延びる方向、すなわち矢符 A 方向に相互に隣接する 2 つの電極部 25 がその幅方向、すなわち矢符 B 方向の中央部で接続部 43 によって相互に接続され、相互に電極列 44 が形成される。接続部 43 は、映像信号線 D と対向しない位置に配置される。各電極列 44 は、一方の端に配置される電極部 25 が電極列 44 の幅方向、すなわち矢符 B 方向に相互に隣接する電極列 44 のうち一方の電極列 44 と接続部 45 によって接続され、他方の端に配置される電極部 25 が前記 2 つの電極列 44 のうち他方の電極列 44 に接続部 45 によって接続される。このようにして、各電極部 25 が、連続的なパルスの波形を表すような形状に、いわば一筆書きでなぞられるようにして接続される。これらの電極部 25 は、そのうちの 1 つ、本実施例では、一筆書きされる列の一端に配置されている電極部 25 が接続部 46 によって対向電極端子 27 に接続され、各電極部 25 が一定の電位に保たれる。その他の図 1 ~ 図 3 と同様の構成を有する部分には、同一の参照符号を付して説明は省略する。このような図 7 に示す実施例の対向電極 42 は、図 1 ~ 図 3 に示す実施例の対向電極 24 と同様の効果を得ることができる。

【0042】図 8 は、本発明のさらに他の実施例である液晶表示装置 105 に備えられる対向電極 47 を簡略化して示すモデル図である。図 8 に示す実施例において、対向電極 47 は、複数の電極部 25 と、接続部 48, 51 と、共通接続部 52 とによって構成される。本実施例では、走査信号線 G の延びる方向、すなわち矢符 B 方向に相互に隣接する 2 つの電極部 25 がその長手方向、すなわち矢符 A 方向の中央部で接続部 48 によって接続され、電極列 49 が形成される。接続部 48 は、走査信号線 G と対向しない位置に配置される。

【0043】各電極列 49 は、複数（本実施例において 2 つ）のグループ 50 にグループ分けされる。1 つのグループ 50 に属する電極列 49 は、同一のグループ 50

内に属する電極列 49 と相互に隣接するようにグループ 50 が形成される。各グループ 50 内の各電極列 49 は、その一方の端に配置される電極部 25 が電極列 49 の幅方向、すなわち矢符 B 方向に相互に隣接する 2 つの電極列 49 のうち一方の電極列 49 と接続部 51 によって接続され、他方の端に配置される電極部 25 が前記 2 つの電極列 49 のうち他方の電極列 49 に接続部 48 によって接続される。このようにして、各接続部 25 が連続的なパルスの波形状に、いわば一筆書きでなぞられるようにして接続される。これらの電極部 25 は、各グループ 50 内のうちの 1 つの電極部 25 が、共通接続部 52 によって対向電極端子 27 に接続され、各電極部 25 が一定の電位に保たれる。

【0044】共通接続部 52 は、映像信号線 D の延びる方向と平行にかつ映像信号線 D と対向しない位置に配置される。その他の図 1 ~ 図 3 に示す実施例と同様の構成を有する部分には、同一の参照符号を付して説明は省略する。このような図 8 に示す実施例の対向電極 47 は、図 1 ~ 図 3 に示す実施例の対向電極 24 と同様の効果を得ることができる。

【0045】図 9 は、本発明のさらに他の実施例である液晶表示装置 106 に備えられる対向電極 80 を示す斜視図であり、図 10 は本実施例の液晶表示装置 106 の一部を拡大して示す断面図である。対向電極 80 は、基板 71 のほぼ全面に形成される薄膜である。この対向電極 80 は、各画素電極 20 にそれぞれ対向する複数の電極部分である電極部 25 と、各電極部 25 を相互に接続する接続部 81 と、これらの電極部 25 を対向電極端子 27 に接続する共通接続部 83 との膜厚を、残余の部分 84 の膜厚よりも厚くして形成される。

【0046】各電極部 25 は、映像信号線 D および走査信号線 G を対向しないように各画素電極 20 に対向させて配列されてそれぞれ配置される。映像信号線 D が延びる方向、すなわち矢符 A 方向に相互に隣接する 2 つの電極部 25 は、その幅方向、すなわち矢符 B 方向の中央部で接続部 81 によって相互に接続され、電極列 82 が形成される。接続部 81 は、映像信号線 D と対向していない位置に配置される。各電極列 82 の一方の端に配置される電極部 25 は、接続部 81 と交差する方向に延びて設けられる共通接続部 83 に共通に接続される。共通接続部 83 は、対向電極端子 27 に接続され、各電極部 25 と画素電極 20 との間が一定の電位に保たれる。この共通接続部 83 は、走査信号線 G と対向しない位置に配置される。

【0047】このような対向電極 80 は、たとえば ITO（インジウム錫酸化物）電極の場合、従来から用いられている方法であるスパッタ蒸着によってスパッタリングし、その後フォトリソグラフィによってエッチングを行って形成される。なお、図 1 ~ 図 3 に示す実施例と同様の構成を有する部分には、同一の参照符号を付して説明



は省略する。

【0048】このように、複数の電極部25と接続部81と共通接続部83とから成る部分は残余の部分84よりもその膜厚を厚くして対向電極24を構成することによって、映像信号線Dおよび走査信号線Gなどから成る配線パターン73が対向する対向電極80の厚みを薄くして、配線パターン73と対向電極80間の距離を画素電極20と対向電極80との間の距離よりも大きく選ぶことができ、これによって配線パターン73と対向電極80との間に生じる容量成分を低減することができる。

【0049】本実施例において、配線パターン73と対向電極80との間の距離が、画素電極20と電極部25との間の距離と等しくなる部分は、走査信号線Gと接続部81とが交差する部分だけであり、不要な寄生容量、すなわち前述の映像信号線Dおよび走査信号線Gなどの配線パターン73と、対向電極80との間の容量成分を低減することができる。また、このように膜厚を薄くすることで、その部分の抵抗値を高くして、絶縁状態に近づけて、電極としての機能を低下させることができる。これによっても容量成分を低減することができる。

【0050】上述の図1～図8に示す実施例において、対向電極24、60、34、38、42、47は、前述のように電極の形成されない部分を有し、また図9および図10に示す実施例においては、対向電極80は、前述のように膜厚の異なる部分を有して形成される。これによって液晶層72の厚みに変化が生じることになる。しかしながら、図3～図10に示すように映像信号線Dおよび走査信号線G上には、従来から画素電極20が形成されておらず、この部分における液晶表示は期待されていない。また表示の視認状態をよくするため、表示面から見た場合、各画素を囲む形でブラックマトリクス(BM)が形成されている。

【0051】このようなブラックマトリクスの形成は、現在主流であるCs on Gate電極構造も含み、映像信号線Dおよび走査信号線Gの配置される部分がブラックマトリクスによって表示面側から覆われた状態となっており、ブラックマトリクスが設けられていない画素電極が配置される部分からの、たとえばカラーフィルタを透過した光によって画像として表示される。したがって、前述のように対向電極に、電極を形成しない部分、あるいは膜厚を薄くした部分を形成して、これによって液晶層の厚みが不均一となったとしても、表示面が表示画面上に表れないように液晶表示装置が形成されているので、表示面による影響はない。

【0052】また上述の実施例のように対向電極24、60、34、38、42、47、80を厚みの異なる部分あるいは電極が形成されていない部分を有して形成し、電極部25を接続部26、31、32、35、39、43、45、46、48、51、81によって接続するように構成した場合、接続部26、31、32、3

5、39、43、45、46、48、51、81によって構成される配線パターンの抵抗によって、対向電極端子27から遠去かるにつれて波形が歪むおそれがある。このような波形の歪みは、小形の携帯タイプ、ハンディタイプの機器などに使用される小形パネルから設置タイプのテレビなどに使用される大形パネルなど、各パネルのサイズなどによって影響度が異なる。このような波形の歪みによる表示への影響、たとえばその表示面は、前述のパネルのサイズ、パネルの容量成分(液晶の誘電率、液晶層の膜厚、電極面積など)、抵抗成分(形成される電極の導電率など)、視認時における液晶表示装置の設置状態、確認者の視覚レベルなどによって、判断される度合いが異なる。

【0053】一般的な場合として、小形パネルにおいては、大形パネルのものと比較して入力端子(本実施例においては対向電極端子27)から他方の末端部に配置される電極部25までの距離が短く、表示画面の面積が小さい分、前述のような波形の歪みを生じる抵抗あるいは容量成分などの影響が小さいため、表示面などはほとんど表れない。

【0054】反対に、大形パネルを用いる場合には、入力端である対向電極端子27から末端部に配置される電極部25までの距離が長く、表示画面の面積が大きいため、従来の技術における液晶表示装置と同様に波形の歪みに対する対策が必要となる。

【0055】パネル構造上、波形の歪みが発生する要因として、抵抗成分と容量成分とによる影響が挙げられる。これらの要因に対する対策として以下に述べるような方法が挙げられる。

【0056】まず抵抗成分に対する対策として、接続部26、31、32、35、39、43、45、46、48、51、81および共通接続部29、33、37、41、52、83などの導電率を高くする方法が挙げられる。導電率は、電極形成材料とその断面積によって異なる。上述の実施例のようにスパッタ蒸着によって電極を形成する場合、そのスパッタリング時間を延ばすことによって電極の膜厚を厚くすることができ、たとえば接続部26、31、32、35、39、43、45、46、48、51、81などの断面積を大きくして導電率を高くすることができる。また図11に示すように接続部26などの接続部分を形成する材料として、クロム(Cr)などの接続部分に形成する材料として、クロム(Cr)、チタン(Ti)、アルミニウム(Al)、タンタル(Ta)などのインジウムより導電率の高い材料を主材料として用いる。あるいは、これらの電極上、または電極下などに従来の電極を形成するなど、従来の電極と合わせて配置することによって導電率を高くすることができる。

【0057】次に容量成分に対する対策として、容量成分は、主に各電極とそれらの電極間に介在された液晶に起因しているため、画素電極20と対向電極24、6

0, 34, 38, 42, 47, 80との間の容量成分、あるいは走査信号線Gおよび映像信号線Dなどの配線パターン73と対向電極24, 60, 34, 38, 42, 47, 80との間における容量成分などが挙げられる。本発明は、上述の配線パターン73と対向電極24, 60, 34, 38, 42, 47, 80との間の容量成分を低減するためのものであり、これによって容量成分によって生じる波形の歪みを低減することができる。この結果、低減される容量に蓄積する電荷分にほぼ相当する電流の低減を図ることができる。このように抵抗成分対策あるいは容量成分対策によって波形の歪みに対応することができる。

【0058】図1～図10に示した電極部25の接続パターンは一例であり、他の接続パターンによって接続されるようにしてもよい。

【0059】図12は、本発明のさらに他の実施例である液晶表示装置107の一部を示す断面図である。図12に示すように、一様な厚みの対向電極92上に画素電極20と対向する部分を除く部分の一部に液晶材料の誘電率よりも低い誘電率を有する材料から成る誘電体91を配設することによって、生ずる電界の電界強度を小さくして、不要な寄生容量を低減するように構成したものである。

【0060】なお、本実施例の場合、誘電体91は、基板71側の他方の基板部材が有する配向膜上に形成してもよいし、あるいは他方の基板部材の一要素として、対向電極92と配向膜との間に形成してもよい。また、基板70側の同様な部分に、同様にして誘電体91を設けることもできる。さらに、両方に設けることもできる。

【0061】現在使用されている液晶材料の誘電率は、たとえば一般仕様品のものについては平行誘電率 $\epsilon_1 = 7.2 \text{ J}^{-1} \text{ C}^2 \text{ m}^{-1}$ および垂直誘電率 $\epsilon_2 = 2.9 \text{ J}^{-1} \text{ C}^2 \text{ m}^{-1}$ であり、広温度仕様品のものについて平行誘電率 $\epsilon_1 = 6.1 \text{ J}^{-1} \text{ C}^2 \text{ m}^{-1}$ および垂直誘電率 $\epsilon_2 = 3.1 \text{ J}^{-1} \text{ C}^2 \text{ m}^{-1}$ である。

【0062】これに対して誘電体91に用いられる低い誘電率を有する材料として挙げられるものは、たとえばプラスチック材料であるジビニルベンゼンを主体とする架橋重合体が挙げられる。この架橋重合体の誘電率は、 $\epsilon = 2.9 \text{ J}^{-1} \text{ C}^2 \text{ m}^{-1}$ である。このような架橋重合体から成る材料は、液晶層の厚さを均一に保持するためのスペーサとして用いることもできる。またその他ガラス材料である高パラジウムガラスが挙げられ、この高パラジウムガラスは半導体ガラスであり、パラジウムの混合比によって導電性が変化する導電性を有する材料である。この材料は、分極を有しないので、不要寄生容量を生じるおそれはない。ガラス材料として、その他マンガン(Mn)を含むものなどが挙げられる。

【0063】このような材料から成る誘電体91は、対向電極92上に配設してもよく、また本発明の他の実施

例として、図13に示す液晶表示装置108のように、対向電極92上から一方の基板70上まで設けて、配線パターン73を取囲むようにしてもよい。この場合、誘電体91を基板70を有する一方の基板部材上に形成した後、当該一方の基板部材と他方の基板部材とを貼合させてもよく、あるいは誘電体91を基板71を有する他方の基板部材上に形成した後、貼合させてもよい。なお、この場合は、いずれの形成方法であっても、誘電体91は各基板部材が有する配向膜上に形成される。

【0064】また、一般に画素電極20とこれら画素電極20に近接する映像信号線Dおよび走査信号線Gなどの配線パターン73との間における電界強度が、液晶が配向しはじめる電界強度以上となると、図14に示すように、画素電極20と配線パターン73との間の液晶分子74が通常のX方向から部分的に矢印Y方向に配向し、これによって光漏れ(ドメイン)を生じるおそれがある。前述のように誘電率の低い材料を配置する構成にした場合、配線パターン73と配線パターン73が対向する部分における対向電極92との間の容量成分を低減するための、誘電率の低い材料から成る誘電体91を、図13に示されるように対向電極92が設けられる側の他方の基板71上から配線パターン73まで形成し、あるいは逆に配線パターン73上から対向電極92側の他方の基板71上に形成すると、配線パターン73と近接する画素電極20との間で、誘電体91が配線パターン73と画素電極20との間の電界の影響を部分的に遮断、あるいは低減し、配線パターン73と画素電極20との間の液晶への電界強度が液晶分子74が配向を開始する電界強度以上にならないように構成することができる。したがって、前述のような部分的に異なる配向状態となることがなくなり、光漏れが改善される。

【0065】このような光漏れに対して、従来では、ブラックマトリクス76によって光を遮断して、光漏れを防止している。このようにブラックマトリクス76によって光を遮断する場合、表示面から見たときに光漏れが発生する部分は、画素電極20における配線パターン73からの電界の影響と同様に、画素電極20における配線パターン73に最も近い部分より確認されるため、発生が予想される箇所において予めブラックマトリクス76が配設され、これによって光が遮断されている。このようにブラックマトリクス76を用いる場合、ブラックマトリクス76によって各画素の光の透過面積が縮小し、開口率が低下するおそれがある。

【0066】また他の対策法として、電極の形成の配置箇所あるいは向きなどの調整を行うことが挙げられる。この場合、画素電極20と近接する配線パターン73との間の距離をさらに広くとることで、配線パターン73と画素電極20との間の電界の影響が弱くなる。ただし、各画素電極20と配線パターン73との設計配置における自由度が低下する。すなわち、高精細表示あるい

は高開口率化を進める上で、配線パターン 7 3 の集約化の限界によって設計が困難となる。

【0067】誘電率の低い材料から成る誘電体 9 1 を配置するように構成する場合、このような開口率の低下や設計の困難などを解消して光漏れを防止することができ

る。

【0068】なお、上述した液晶表示装置 100 ~ 108 において、各画素ごとに補助容量素子を設けることも可能である。この補助容量素子は、画素電極 20 と対向電極の電極部 25 との間に蓄積される表示のための容量を補うためのものである。表示パネルが大形化すると、たとえば一水平同期信号期間が長くなる。安定した表示特性を得るためには、一水平同期信号期間内において画素電極 20 と電極部 25 との間の電界強度は変動しないことが好ましいけれども、上述のように一水平同期信号期間が長くなると、当該期間の初期において蓄積された容量が低下してゆき、画素電極 20 と電極部 25 との間の電界強度が低下する。前記補助容量素子を設けることによって、容量の低下を防止することができ、このため、ちらつきやコントラスト低下のない優れた表示が得られる。

【0069】このような補助容量素子は、画素電極 20 に接続される補助容量用電極と、当該電極に絶縁層を介して配置される導電体とによって構成され、たとえば画素電極 20 を、当該画素電極 20 が薄膜トランジスタ 21 を介して接続される走査信号線 G に隣接する走査信号線 G 上に延設し、走査信号線 G を補助容量素子を構成する前記導電体として用いることによって形成される。

【0070】なお、延設された画素電極部分、すなわち補助容量素子に対向する対向電極の厚みは、画素電極 20 に対向する部分と同様に厚みを厚くして形成してもよく、あるいは残余の部分と同様に薄くして形成してもよい。またあるいは形成しなくてもよい。これらは、たとえば要求される補助容量に応じて選択される。

【0071】

【発明の効果】本発明によれば、2つの基板部材間に液晶層が介在されて液晶表示装置が構成され、一方の基板部材に設けられる画素電極と他方の基板部材に設けられる対向電極とに個別的に電圧が印加され、液晶の表示状態が個別的に選択され、たとえば図形などを表示することができる。

【0072】このような液晶表示装置において、前記対向電極は、少なくとも前記画素電極と対向する部分が、残余の部分よりも、その厚みを厚くして形成される。これによって、走査信号線、映像信号線およびスイッチング素子などと対向電極との距離を、画素電極と対向電極との距離より大きくすることができ、この部分における不必要な容量成分を減少させることができる。したがって、この不必要な容量成分を充電する必要がないので、必要とされる電力を減少させて低消費電力化を図ること

ができる。

【0073】また本発明によれば、2つの基板部材間に液晶層が介在されて液晶表示装置が構成され、一方の基板部材に設けられる画素電極と他方の基板部材に設けられる対向電極とに個別的に電圧が印加され、液晶の表示状態が個別的に選択され、たとえば図形などを表示することができる。

【0074】このような液晶表示装置において、前記対向電極は、前記画素電極と対向する個別電極部分と、個別電極部分同士を相互に接続する接続部分とによって構成される。これによって、走査信号線、映像信号線およびスイッチング素子などと対向電極との距離を、画素電極と対向電極との距離より大きくすることができ、この部分における不必要な容量成分を減少させることができる。したがって、この不必要な容量成分を充電する必要がないので、必要とされる電力を減少させて低消費電力化を図ることができる。

【0075】さらに本発明によれば、2つの基板部材間に液晶層が介在されて液晶表示装置が構成され、一方の基板部材に設けられる画素電極と他方の基板部材に設けられる対向電極とに個別的に電圧が印加され、液晶の表示状態が個別的に選択され、たとえば図形などを表示することができる。

【0076】このような液晶表示装置において、前記対向電極と画素電極とが対向する部分を除く部分の一部分に、前記液晶層よりも誘電率の低い材料から成る誘電体が設けられる。これによって、走査信号線、映像信号線およびスイッチング素子などと対向電極との間に生じる電界の電界強度を、画素電極と対向電極との間に生じる電界の電界強度よりも低くすることができ、この部分における不必要な容量成分を減少させることができる。したがって、この不必要な容量成分を充電する必要がないので、必要とされる電力を減少させて低消費電力化を図ることができる。

【図面の簡単な説明】

【図 1】本発明の一実施例である液晶表示装置 100 の電極配置を簡略化して示す斜視図である。

【図 2】液晶表示装置 100 の一部を拡大して示す断面図である。

【図 3】液晶表示装置 100 に備えられる対向電極 24 を簡略化して示すモデル図である。

【図 4】本発明の他の実施例である液晶表示装置 101 に備えられる対向電極 60 を簡略化して示すモデル図である。

【図 5】本発明のさらに他の実施例である液晶表示装置 102 に備えられる対向電極 34 を簡略化して示すモデル図である。

【図 6】本発明のさらに他の実施例である液晶表示装置 103 に備えられる対向電極 38 を簡略化して示すモデル図である。

19

【図 7】本発明のさらに他の実施例である液晶表示装置 104 に備えられる対向電極 42 を簡略化して示すモデル図である。

【図 8】本発明のさらに他の実施例である液晶表示装置 105 に備えられる対向電極 47 を簡略化して示すモデル図である。

【図 9】本発明のさらに他の実施例である液晶表示装置 106 に備えられる対向電極 80 を示す斜視図である。

【図 10】液晶表示装置 106 である一部を拡大して示す断面図である。

【図 11】図 1 に示す実施例の対向電極 24 の一部を拡大して示す斜視図である。

【図 12】本発明のさらに他の実施例である液晶表示装置 107 の一部を拡大して示す断面図である。

【図 13】本発明のさらに他の実施例の液晶表示装置 108 の一部を拡大して示す断面図である。

【図 14】光漏れの状態を説明するための断面図である。

【図 15】従来技術の液晶表示装置 1 の電極配置を簡略化して示す斜視図である。

【符号の説明】

1, 100 ~ 108 液晶表示装置

4, 20 画素電極

5, 21 薄膜トランジスタ

6, 22 ゲート駆動回路

7, 23 ソース駆動回路

9, 24, 60, 34, 38, 42, 47, 80, 92

10 対向電極

10, 27 対向電極端子

25 電極部

26, 31, 32, 35, 39, 43, 45, 46, 4

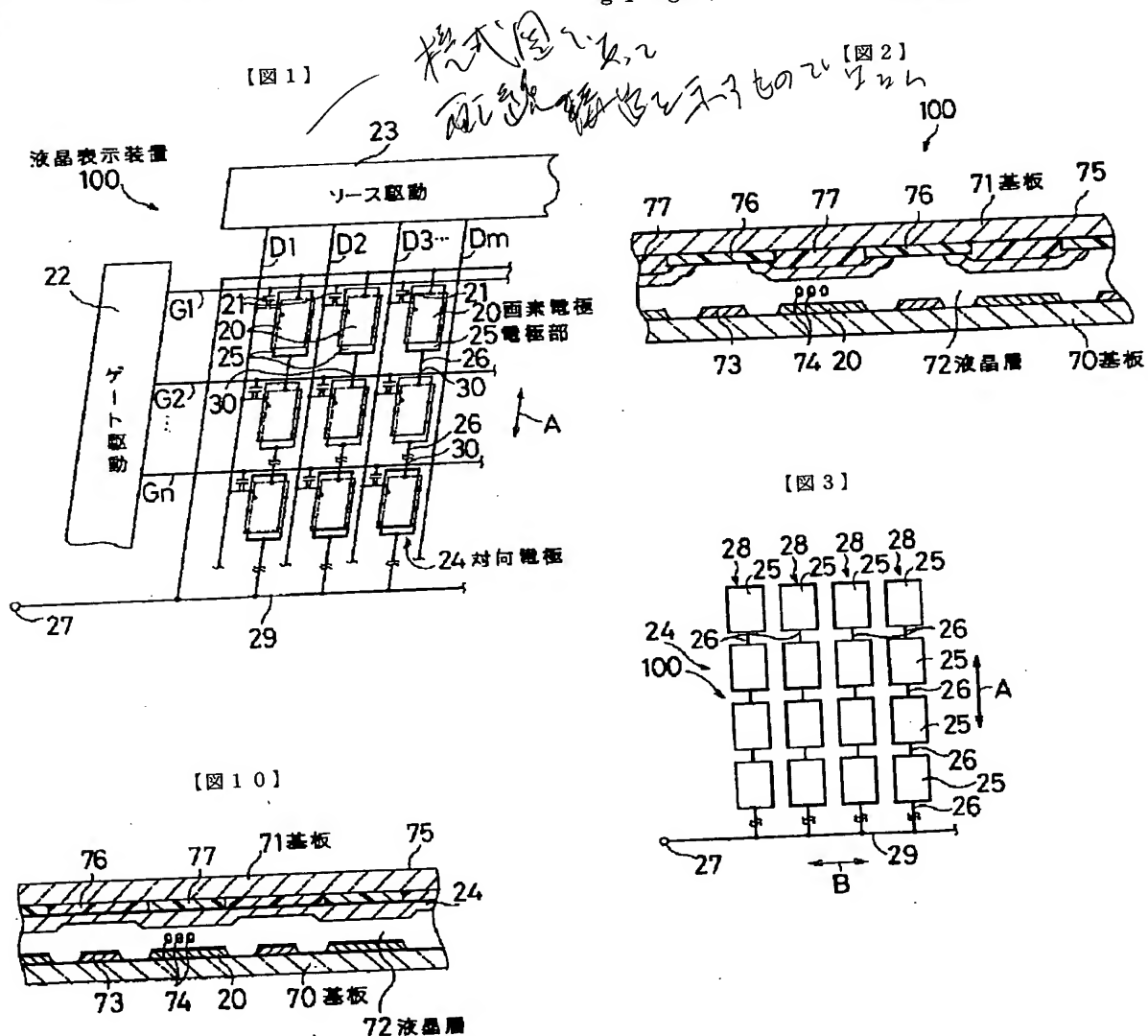
8, 51, 81 接続部

28, 36, 40, 44, 49, 82 電極列

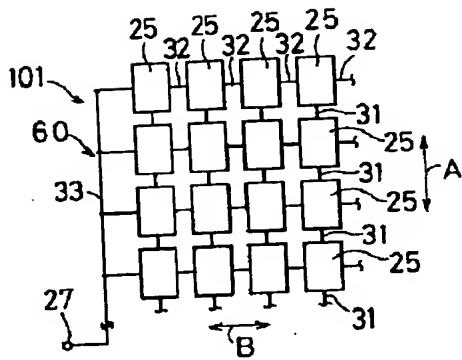
29, 33, 37, 41, 52, 83 共通接続部

d1 ~ dm, D1 ~ Dm 映像信号線

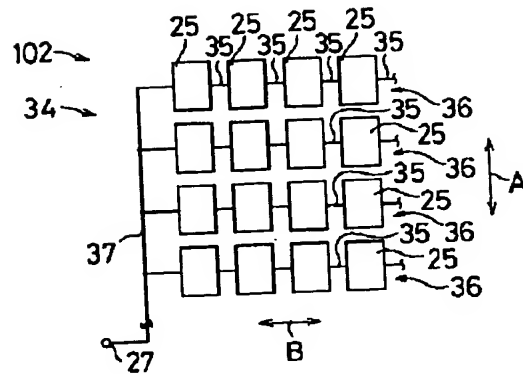
g1 ~ gn, G1 ~ Gn 走査信号線



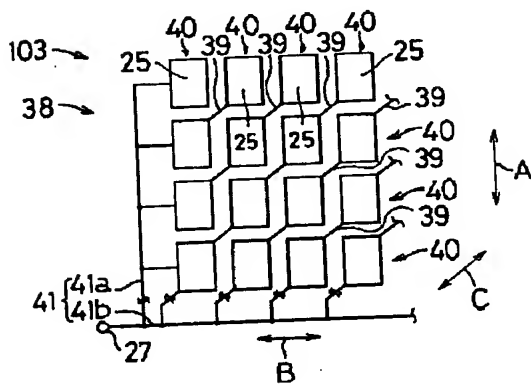
【図 4】



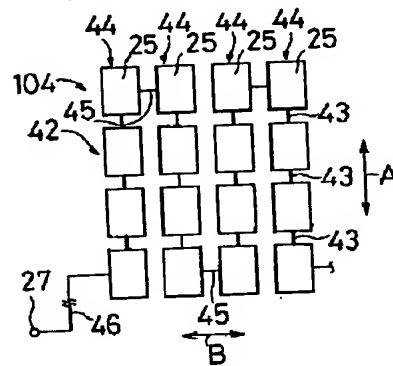
【図 5】



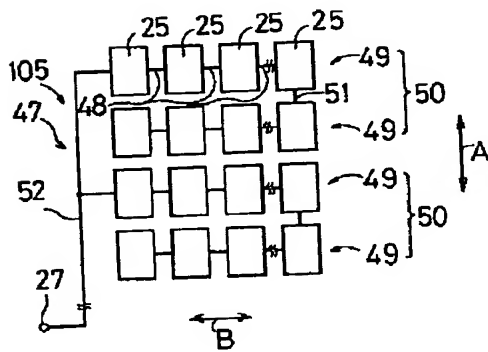
【図 6】



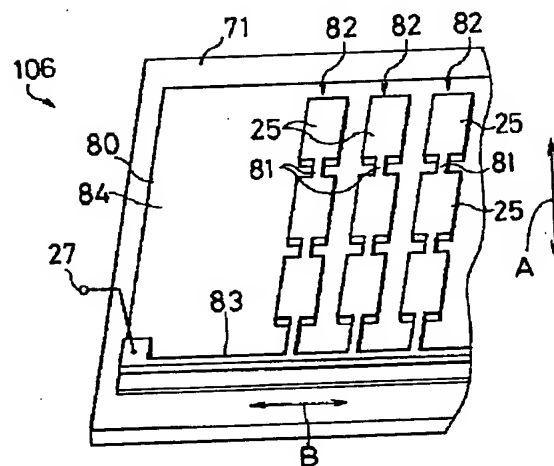
【図 7】



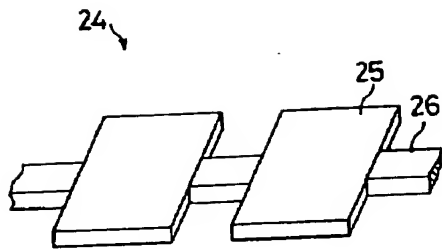
【図 8】



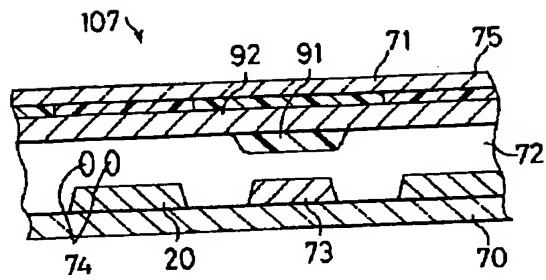
【図 9】



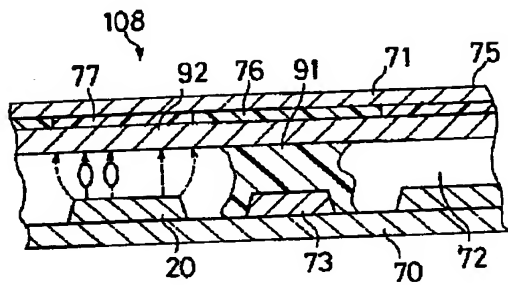
【図 1 1】



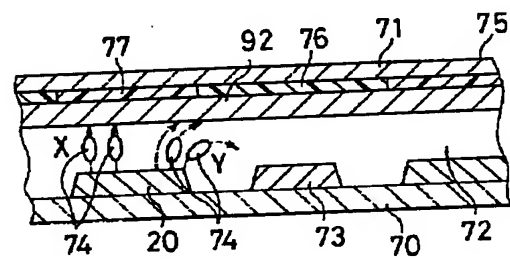
【図 1 2】



【図 1 3】



【図 1 4】



【図 1 5】

